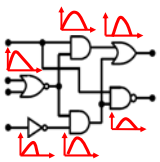
製造ばらつき，電源・温度変動を統一的に取り扱った統計的静的タイミング解析技術

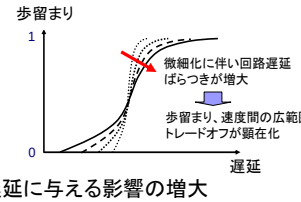
榎並 孝司， 新開 健一， 二宮 進有， 橋本 昌宜

大阪大学 大学院情報科学研究科 { enami.takashi, hasimoto }@ist.osaka-u.ac.jp

背景・目的

統計的な揺らぎに起因するトランジスタ，配線特性のばらつきの増大





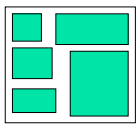
電源電圧変動が遅延に与える影響の増大

- 回路の低電圧動作
- 消費電流の増大

Year	Tech. Node [nm]	Max Power [W]	Voltage [V]	Current [A]
2005	90	167	1.1	152
2008	59	198	1.0	198
2011	40	198	1.0	198
2014	28	198	0.9	220
2017	20	198	0.7	283

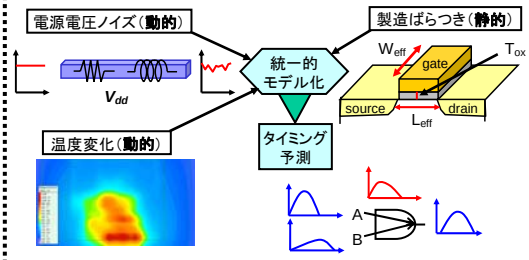
[ITRS2005, high-performance]

- Power gating, DVFS (Dynamic Voltage & Frequency Scaling) 技術の導入

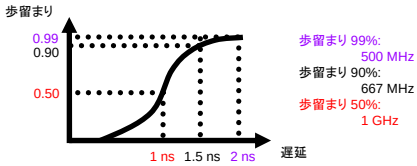


各ブロックで独立に電源遮断，周波数変化

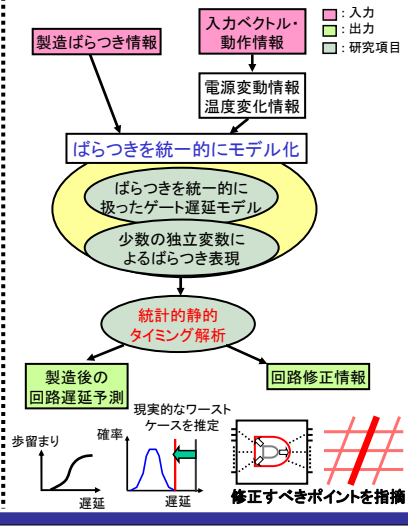
静的なばらつきと動的な環境変動を統一的に取り扱う



- 歩留まりと速度の間で，品種ごとの戦略的なサインオフが予測可能
  - プロセス性能と回路構造に基づく定量的評価



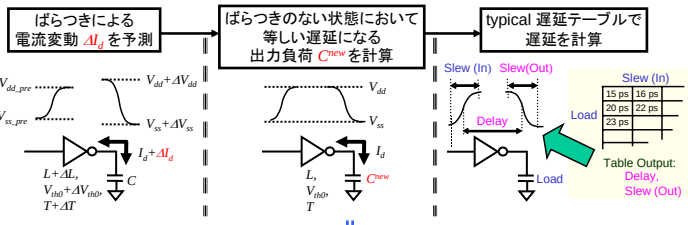
タイミング検証フロー



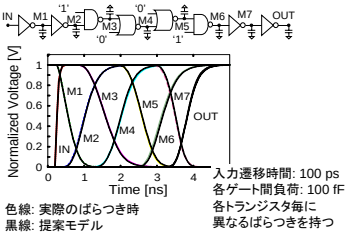
ゲート遅延モデル

モデル化方法

- ばらつきによる電流変動を負荷に置き換え，製造・環境ばらつきを統一的に取り扱う



モデルの評価結果



入力遷移時間: 100 ps
各ゲート間負荷: 100 fF
各トランジスタ毎に異なるばらつきを持つ

色線: 実際のばらつき時
黒線: 提案モデル

SSTA への利用

遅延の canonical form:

$$D = D_0 + \sum_i \left(\left. \frac{\partial D}{\partial p_i} \right|_{p_i = p_i^{nom}} p_i \right)$$

遅延の平均値 / 遅延の感度 / パラメータ

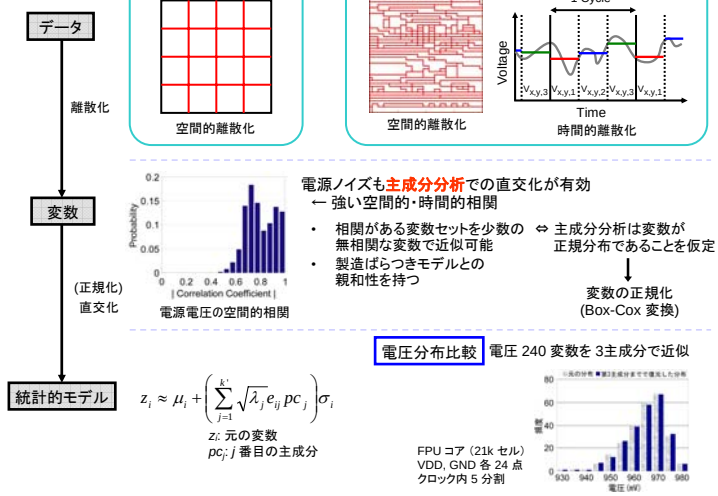
パラメータ p_i の nominal 値 ($= p_i^{nom}$) が変動した場合でも，提案モデルで容易に感度を更新できる

➡ 高精度解析が可能に

製造・環境ばらつきのモデル化

- 製造ばらつきと親和性の高い電源ノイズモデルを作成

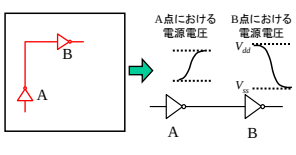
フロー



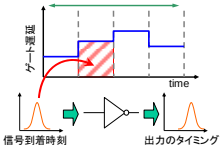
SSTA

提案SSTAの特徴

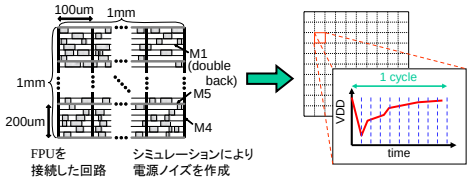
- 電源電圧の動的な変動に対応したタイミング計算
  - 空間的な変数
    - ゲートの配置情報を利用



  - 時間的な変数
    - ゲート毎の信号到着時刻に基づきゲート遅延を計算



実験条件



- 10x10のグリッド，1クロックサイクルを10等分して離散化し，電源ノイズをモデル化
- ISCAS85ベンチマーク回路などを配置
- 90nmプロセスを仮定

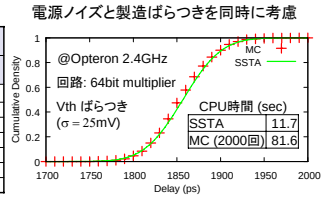
実験結果

電源ノイズを考慮

circuit	# cells	SSTA avg (ps)	SSTA sd (ps)	Monte Carlo (MC) avg (ps)	Monte Carlo (MC) sd (ps)	(SSTA - MC) MC avg (%)	(SSTA - MC) MC sd (%)
c432	232	842.7	10.8	838.7	10.4	0.478	4.19
c1355	329	477.8	4.87	471.6	6.94	1.33	29.7
c1908	387	737.1	14.6	733.6	11.8	0.472	24.1
c6288	3382	2754	34.9	2764	32.0	0.370	9.19
c7552	2070	725.4	13.2	726.6	11.6	0.172	13.8
multiplier	41629	1839	19.7	1837	18.3	0.0936	7.43
ALU	14655	1075	12.2	1077	11.8	0.216	2.87

電源ノイズによる遅延変動を精度よく見積もることが可能

電源ノイズと製造ばらつきを同時に考慮

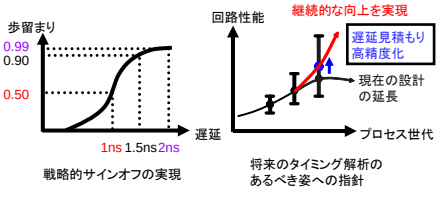


静的な製造ばらつきと，動的な電源電圧変動を同時に取り扱ったタイミング解析が実現可能であることを確認

まとめ

まとめ

- 製造ばらつき，電源，温度を統一的に取り扱った統計的タイミング検証技術の開発
  - ばらつき対応ゲート遅延モデル
  - 主成分分析による電源電圧変動の統計的モデル化
  - 統計的タイミング解析



謝辞

本研究の一部はNEDO産業技術研究助成，ならびにSTARCとの共同研究による